Script **generated by TTT**

Title: Grundlagen_Betriebssysteme (07.12.2015)

Date: Mon Dec 07 13:45:31 CET 2015

Duration: 87:01 min

Pages: 29

Seiten-Kacheltabelle

Die Adressabbildung erfolgt mittels der ***Seiten-Kacheltabelle*** (SKT). Wir benötigen Informationen über die zu verwaltenden Seiten. Dazu wird jede Seite eines Prozesses durch einen ***Seitendeskriptor*** beschrieben. Die Seiten-Kacheltabelle ist i.a. prozessspezifisch.

Generated by Targeteam

Struktur eines Seitendeskriptor

Informationen in einem Seitendeskriptor:

Zugriffsrechte (A)

Angabe, ob der Prozess

- ausführend ($x \in A$),
- lesend ($r \in A$),
- schreibend ($s \in A$).

auf die Seite zugreifen darf. Diese Information wird vom Betriebssystem eingetragen und in der CPU vor dem Zugriff ausgewertet.

Seite existent (e)

Seite geladen (v)

Die Abbildung ist gültig (engl. valid). Die Seite ist also in den Arbeitsspeicher geladen, d.h. ihr ist eine Kachel zugeordnet. Es kann auf sie zugegriffen werden.

Zugriffsbit (r)

Bei Zugriff auf Seite: Setzen des Zugriffsbits; relevant für Seitenersetzungsalgorithmen.

Veränderungsbit (m)

Die Seite wurde verändert (modifiziert).

Generated by Targeteam

Seiten-Kacheltabelle

Die Adressabbildung erfolgt mittels der ***Seiten-Kacheltabelle*** (SKT). Wir benötigen Informationen über die zu verwaltenden Seiten. Dazu wird jede Seite eines Prozesses durch einen ***Seitendeskriptor*** beschrieben. Die Seiten-Kacheltabelle ist i.a. prozessspezifisch.

Struktur eines Seitendeskriptor

Probleme

Varianten der SKT

Generated by Targeteam

Probleme

Es gibt einige Probleme mit der Seitenadressierung, die sich auf die Speichereffizienz und die Performanz beziehen.

Größe der Seiten-Kacheltabelle

Performanz

Schnelle Umrechnung der virtuellen auf realen Adressen erforderlich, da Berechnung ***bei jedem Zugriff*** notwendig ist! Häufig verwendete Adressen werden in einem Schnellzugriffspeicher (cache) der MMU gehalten, dem ***Translation Lookaside Buffer*** (TLB).

Varianten der SKT

Varianten für den Aufbau einer Seiten-Kacheltabelle.

Prozess-spezifisch, Index-basiert (PI)

Zugriff auf Deskriptor für Seite s_i über Index i.

Prozess-spezifisch, assoziativ (PA)

Hier wird die Seitennummer mit in den Seitendeskriptor aufgenommen.

Global, assoziativ (GA)

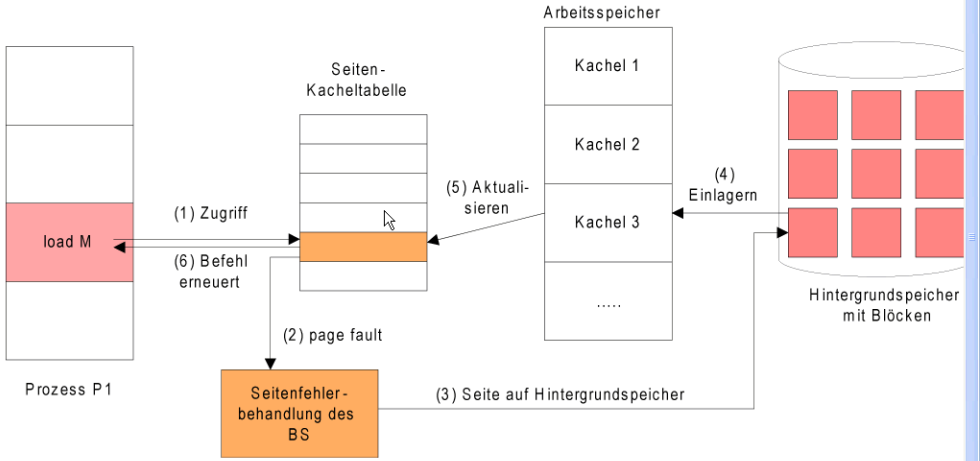
Es gibt nur eine SKT im System. Da die Seitennummer allein nicht eindeutig ist, muss das Prozesskennzeichen (PID), d.h. der eindeutige Prozessname, ebenfalls in den Deskriptor aufgenommen werden.

Global, indiziert (GI)

Enthält auch PID und es erfolgt eine Reihung gemäß der Kachelnummer; freie Kacheln werden durch einen speziellen Eintrag gekennzeichnet.

Seitenfehlerbehandlung

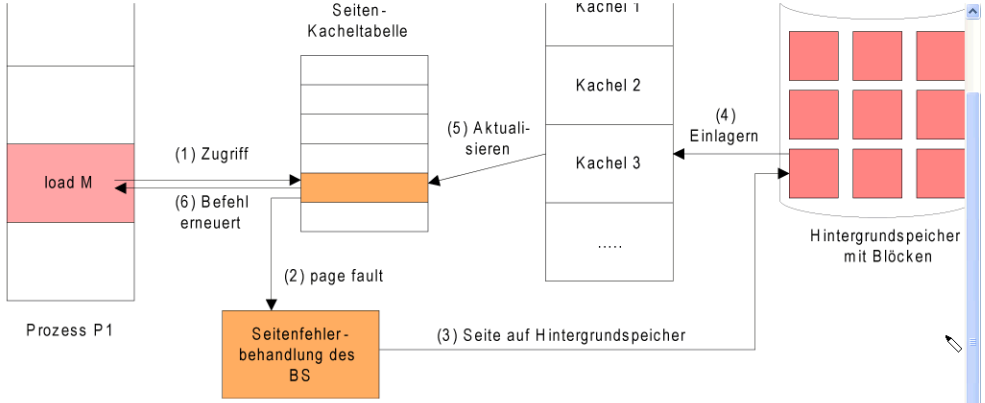
Der Zugriff auf eine Seite, die nicht im Arbeitsspeicher ist, führt zu einem Seitenfehler.



Ablauf der Seitenfehlerbehandlung

1. Beim Zugriff auf eine virtuelle Adresse (z.B. LOAD-Befehl) tritt ein Seitenfehler auf.
2. Die Adressrechnungshardware löst einen Alarm aus, so dass die Unterbrechungsbehandlung des BS aktiviert wird.
3. Das BS stellt eine freie Kachel zur Verfügung, lokalisiert die Seite auf der Platte und initiiert die Einlagerung der Seite (Lesen von Platte).

Seitenfehlerbehandlung



Ablauf der Seitenfehlerbehandlung

1. Beim Zugriff auf eine virtuelle Adresse (z.B. LOAD-Befehl) tritt ein Seitenfehler auf.
2. Die Adressrechnungshardware löst einen Alarm aus, so dass die Unterbrechungsbehandlung des BS aktiviert wird.
3. Das BS stellt eine freie Kachel zur Verfügung, lokalisiert die Seite auf der Platte und initiiert die Einlagerung der Seite (Lesen von Platte).
4. Die Seite wird eingelagert.
5. Der Seitendeskriptor wird aktualisiert und verweist jetzt auf die belegte Kachel (im Beispiel k = 3).
6. Der unterbrochene Befehl wird erneut gestartet. Die Daten sind jetzt zugreifbar.

Aufgabe der Arbeitsspeicherverwaltung: Laden der für die Ausführung der Prozesse benötigten Seiten in die Kacheln. Es ergeben sich drei strategische Aufgaben:

Ladestrategie

Platzierungsstrategie

Frage: in welche Kachel ist eine Seite zu Laden?

Lösung

keine strategische Entscheidung erforderlich, da alle Kacheln gleichwertig sind und damit keine Auswahl getroffen werden muss. Vorteil der uniformen Realisierungskonzepte (Seite, Kachel).

Seitenverdrängungsstrategie

Weitere offene Fragen

Frage: welche Seite ist zu Laden?

Lösungsansätze

Einzelseitenanforderungsstrategie (***on demand***): eine Seite wird genau dann geladen, wenn auf sie zugegriffen wird und sie sich noch nicht im Arbeitsspeicher befindet.

Seiten-***Prefetching***: Seiten werden im Voraus geladen, um sie sofort bei Bedarf verfügbar zu haben.

Windows XP kombiniert "Demand Paging" mit "Prefetching": bei einem Seitenfehler werden die gewünschte Seite sowie auch einige nachfolgende Seiten (falls möglich) in den Arbeitsspeicher eingelagert.

Aufgabe der Arbeitsspeicherverwaltung: Laden der für die Ausführung der Prozesse benötigten Seiten in die Kacheln. Es ergeben sich drei strategische Aufgaben:

Ladestrategie

Platzierungsstrategie

Frage: in welche Kachel ist eine Seite zu Laden?

Lösung

keine strategische Entscheidung erforderlich, da alle Kacheln gleichwertig sind und damit keine Auswahl getroffen werden muss. Vorteil der uniformen Realisierungskonzepte (Seite, Kachel).

Seitenverdrängungsstrategie

Weitere offene Fragen

Generated by Targeteam

Frage: welche Seite ist aus dem Arbeitsspeicher zu entfernen, wenn für eine zu ladende Seite keine freie Kachel mehr zur Verfügung steht?

FIFO Strategie

Second-Chance

Variante von FIFO, die vermeidet, dass ältere Seiten, obwohl sie häufig benutzt werden, ausgelagert werden. Neben dem Status "älteste Seite" wird auch Zugriffsbit r betrachtet:

r = 1: Seite wird an das Ende der FIFO Liste gestellt; r wird auf 0 gesetzt.

r = 0: Seite wird ausgelagert; bei Modifikation (m-Bit gesetzt) wird Seite zurückgeschrieben.

Clock-Algorithmus

Weitere Strategien

Seitenverdrängungsstrategie

Frage: welche Seite ist aus dem Arbeitsspeicher zu entfernen, wenn für eine zu ladende Seite keine freie Kachel mehr zur Verfügung steht?

FIFO Strategie

Second-Chance

Variante von FIFO, die vermeidet, dass ältere Seiten, obwohl sie häufig benutzt werden, ausgelagert werden. Neben dem Status "älteste Seite" wird auch Zugriffsbit r betrachtet:

r = 1: Seite wird an das Ende der FIFO Liste gestellt; r wird auf 0 gesetzt.

r = 0: Seite wird ausgelagert; bei Modifikation (m-Bit gesetzt) wird Seite zurückgeschrieben.

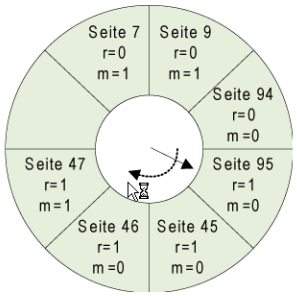
Clock-Algorithmus

Weitere Strategien

Clock-Algorithmus

Eine Implementierungsart von Second-Chance ist der ***Clock-Algorithmus*** . Die Seiten werden in einem Ring angeordnet.

Oft in Kombination mit dem m-Bit (Modifikation).



Verfahren

1. beginnend von der aktuellen Pointerposition suche die erste Seite mit (r=0, m=0); diese Seite wird ausgelagert.
2. Falls 1. Schritt fehlschlägt, suche nach der ersten Seite mit (r=0; m=1); diese Seite wird ausgelagert. Von untersuchten Seite wird das r-Bit zurückgesetzt.
3. Falls 2. Schritt fehlschlägt, starte von der ursprünglichen Pointerposition; wiederhole den 1., und falls notwendig, den 2. Schritt.

Seitenverdrängungsstrategie

Frage: welche Seite ist aus dem Arbeitsspeicher zu entfernen, wenn für eine zu ladende Seite keine freie Kachel mehr zur Verfügung steht?

FIFO Strategie

Second-Chance

Variante von FIFO, die vermeidet, dass ältere Seiten, obwohl sie häufig benutzt werden, ausgelagert werden. Neben dem Status "älteste Seite" wird auch Zugriffsbit r betrachtet:

r = 1: Seite wird an das Ende der FIFO Liste gestellt; r wird auf 0 gesetzt.

r = 0: Seite wird ausgelagert; bei Modifikation (m-Bit gesetzt) wird Seite zurückgeschrieben.

Clock-Algorithmus

Weitere Strategien

Generated by Targeteam

Working-Set Modell

Working-Set ist die Menge der Seiten, die ein Prozess zu einem bestimmten Zeitpunkt benutzt.

w(k,t) = Menge der Seiten, die zum Zeitpunkt t in den letzten k Speicherzugriffen benutzt wurden.

die Zahl k kann dynamisch angepasst werden.

Verdrängungsstrategie: ersetze eine der Seiten, die nicht zum aktuellen Working-Set gehören.

Verdrängung einer Seite notwendig, obwohl alle Seiten zu w(k,t) gehören:

verkleinere den Parameter k

Reduziere die Anzahl der Prozesse im Arbeitsspeicher ⇒ Auslagern eines Prozesses auf die Festplatte (Swapping).

Working-Set kann nur näherungsweise über Zugriffsbits (r) und Veränderungsbit (m) bestimmt werden.

Weitere Strategien

LIFO (last-in first-out): Verdrängen der jüngsten Seite, einfach zu implementieren.

LRU (Least recently used): Verdrängen der am längsten nicht genutzten Seite; wird am häufigsten realisiert, wobei LRU approximiert wird, da eine exakte Realisierung zu aufwendig ist.

Working-Set Modell

Optimale Strategie : Seite, auf die in Zukunft am längsten nicht zugegriffen wird.

Seitenverdrängungsstrategie

Frage: welche Seite ist aus dem Arbeitsspeicher zu entfernen, wenn für eine zu ladende Seite keine freie Kachel mehr zur Verfügung steht?

FIFO Strategie

Second-Chance

Variante von FIFO, die vermeidet, dass ältere Seiten, obwohl sie häufig benutzt werden, ausgelagert werden. Neben dem Status "älteste Seite" wird auch Zugriffsbit r betrachtet:

r = 1: Seite wird an das Ende der FIFO Liste gestellt; r wird auf 0 gesetzt.

r = 0: Seite wird ausgelagert; bei Modifikation (m-Bit gesetzt) wird Seite zurückgeschrieben.

Clock-Algorithmus

Weitere Strategien

Weitere offene Fragen

Wahl einer vernünftigen Seitengröße

Die Wahl der Seitengröße steht unter widersprüchlichen Zielsetzungen; daher ist ein Kompromiss erforderlich.

1. Je kleiner die Seite, desto rascher die Transfers zwischen ASP und Platte.
2. Je kleiner die Seite, desto geringer der Verschnitt (interne Fragmentierung) durch nicht voll ausgenützte Seiten.
3. Je größer die Seite, desto geringer der Overhead für Transport zwischen Arbeitsspeicher und Platte pro Byte (Arm positionieren, Warten bis Spur unter Lese-Schreib-Kopf).
4. Je größer die Seite, desto mehr Information kann zwischen Arbeitsspeicher und Platte je Zeiteinheit transportiert werden.
5. Je größer die Seite, desto seltener Transfers erforderlich.

Beispiele für Seitengrößen: Intel 80386 4K, Pentium II 4K oder 4MB, UltraSPARC 8K, 64K, 512K oder 4MB.

Seitenflattern

Seitenflattern (engl. thrashing) tritt auf, wenn im System zuviele Prozesse sind, die nebenläufig voranschreiten wollen und Kacheln beanspruchen. Gerade verdrängte Seiten müssen zu schnell wieder eingelagert werden, das System ist im schlimmsten Fall nur noch mit Ein- und Auslagern beschäftigt.

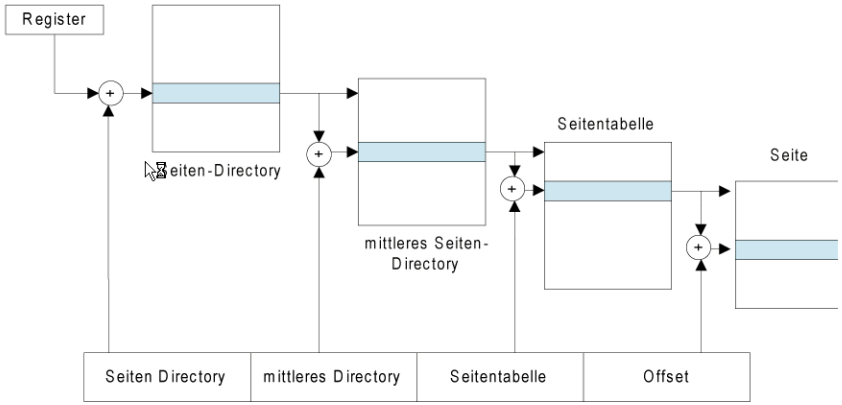
Linux - Virtuelle Adressierung

Die virtuelle Adressierung in Linux basiert auf mehrstufigen Seitentabellen

Seiten-Directory ("page directory").

mittleres Seiten-Directory ("page middle directory").

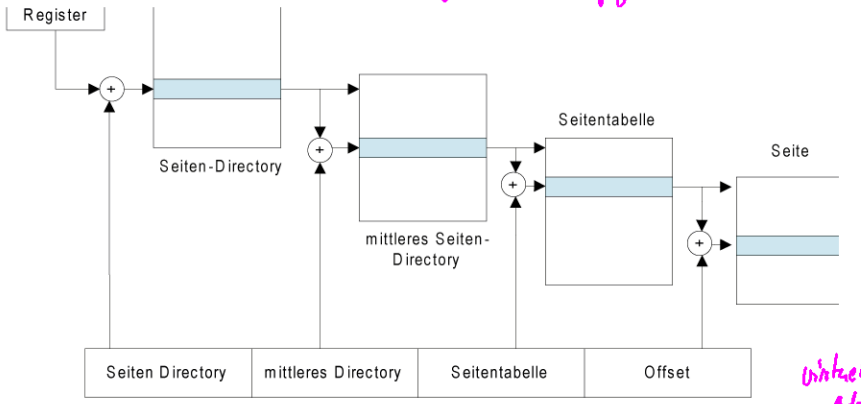
Seitentabelle ("page table").



Seitenallokation

aufeinanderfolgende Seiten werden auf zusammenhängende Kacheln abgebildet.

Behandlung von Gruppen mit 1, 2, 4, 8, 16, oder 32 Seiten.



Seitenallokation

aufeinanderfolgende Seiten werden auf zusammenhängende Kacheln abgebildet.

Behandlung von Gruppen mit 1, 2, 4, 8, 16, oder 32 Seiten.

Seitenverdrängung

Anwendung eines modifizierten Clock-Algorithmus. Zugriffsbit r wird durch einen 8-bit Zähler ersetzt.

bei jedem Zugriff wird der Zähler inkrementiert.

Linux dekrementiert periodisch die Zähler aller Seiten im Arbeitsspeicher.

Fragestellungen

Dieser Abschnitt beschäftigt sich mit den Adressräumen für Programme und deren Abbildung auf den physischen Arbeitsspeicher einer Rechenanlage:

Programmadressraum vs. Maschinenadressraum.

Direkte Adressierung, Basisadressierung.

Virtualisierung des Speichers; virtuelle Adressierung, insbesondere Seitenadressierung.

Speicherabbildungen

Dieser Abschnitt behandelt einige Mechanismen zur Abbildung von Programmadressen auf Maschinenadressen des Arbeitsspeichers.

Unterteilung des Programmadressraums in logische Einheiten unterschiedlicher Länge, sogenannte ***Segmente*** . Ein Segment umfasst inhaltlich bzw. organisatorisch zusammengehörige Speicherbereiche, z.B. Daten, Code und Laufzeitkeller-Segment.

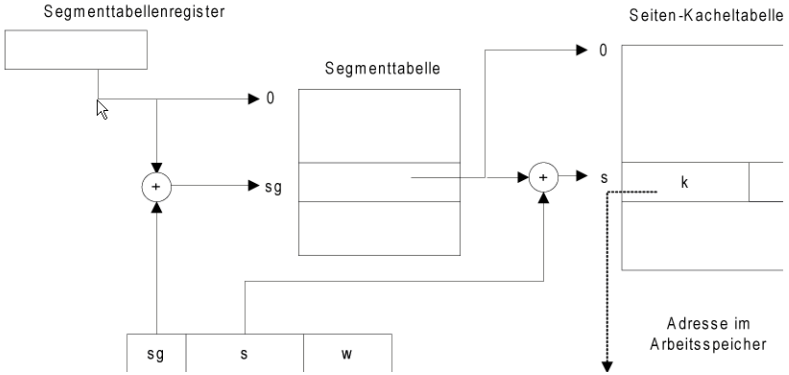
Jedes Segment besitzt eine maximale Größe.

Jedes Segment wird durch einen Segment-Deskriptor beschrieben. Die Segmentdeskriptoren werden in einer Segmenttabelle verwaltet.

Jedes Segment besteht aus Seiten, die jeweils beginnend mit Null fortlaufend numeriert sind.

Ein Zugriff auf ein nicht existentes Segment führt zum Speicherschutzalarm.

Um in dieser Situation möglichst kompakte Speicherabbildungstabellen zu erhalten, wird die Seiten-Kacheltabelle aufgeteilt. ⇒ je Segment eine eigene Seiten-Kacheltabelle gehalten. Die (Maschinen-) Adressen der Seiten-Kacheltabellen werden in einer Segmenttabelle gehalten.



Segment.

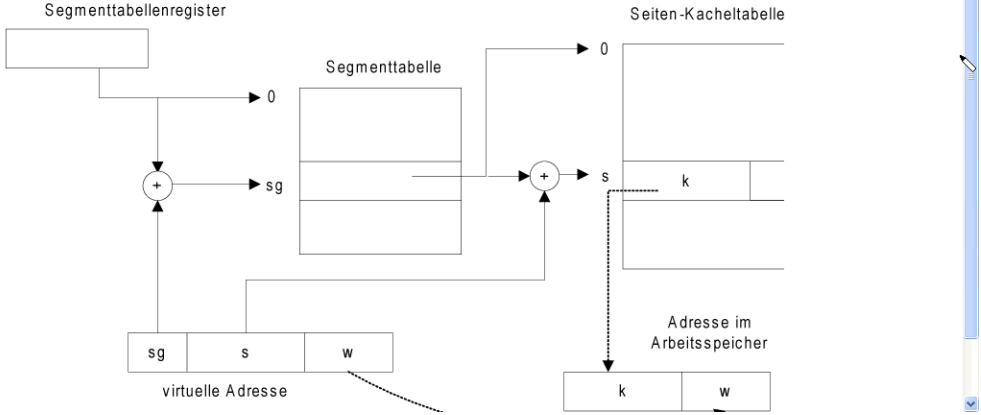
Jedes Segment besitzt eine maximale Größe.

Jedes Segment wird durch einen Segment-Deskriptor beschrieben. Die Segmentdeskriptoren werden in einer Segmenttabelle verwaltet.

Jedes Segment besteht aus Seiten, die jeweils beginnend mit Null fortlaufend numeriert sind.

Ein Zugriff auf ein nicht existentes Segment führt zum Speicherschutzalarm.

Um in dieser Situation möglichst kompakte Speicherabbildungstabellen zu erhalten, wird die Seiten-Kacheltabelle aufgeteilt. ⇒ je Segment eine eigene Seiten-Kacheltabelle gehalten. Die (Maschinen-) Adressen der Seiten-Kacheltabellen werden in einer Segmenttabelle gehalten.



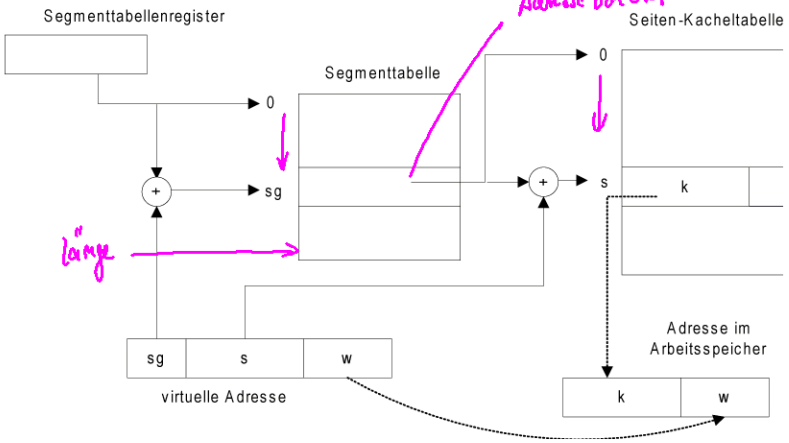
Segment-Seitenadressierung

Jedes Segment wird durch einen Segment-Deskriptor beschrieben. Die Segmentdeskriptoren werden in einer Segmenttabelle verwaltet.

Jedes Segment besteht aus Seiten, die jeweils beginnend mit Null fortlaufend numeriert sind.

Ein Zugriff auf ein nicht existentes Segment führt zum Speicherschutzalarm.

Um in dieser Situation möglichst kompakte Speicherabbildungstabellen zu erhalten, wird die Seiten-Kacheltabelle aufgeteilt. ⇒ je Segment eine eigene Seiten-Kacheltabelle gehalten. Die (Maschinen-) Adressen der Seiten-Kacheltabellen werden in einer Segmenttabelle gehalten.



Speicherverwaltung

Fragestellungen

Dieser Abschnitt beschäftigt sich mit den Adressräumen für Programme und deren Abbildung auf den physischen Arbeitsspeicher einer Rechenanlage:

- Programmadressraum vs. Maschinenadressraum.
- Direkte Adressierung, Basisadressierung.
- Virtualisierung des Speichers; virtuelle Adressierung, insbesondere Seitenadressierung.

Speicherhierarchie / Caches

Einige fundamentale Eigenschaften von Hardware und Software

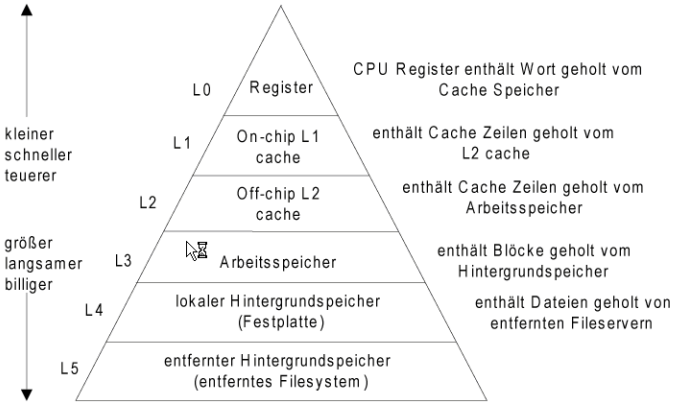
schnelle Speichertechnologien kosten mehr Geld pro Byte und haben kleinere Kapazitäten.

Lücke zwischen CPU und Arbeitsspeichergeschwindigkeit wächst.

gut geschriebene Programme tendieren dazu, gute Lokalität zu haben

- zeitliche Lokalität: kürzlich referenzierte Objekte werden in naher Zukunft wieder referenziert.
- räumliche Lokalität: Objekte mit beieinander liegenden Adressen, tendieren dazu, ungefähr zur gleichen Zeit referenziert zu werden.

Speicherhierarchie - Beispiel



Cache: Bereitstellungsraum für eine Teilmenge der Daten einer größeren, langsameren Speichereinheit.

Fundamentale Idee hinter der Speicherhierarchie:

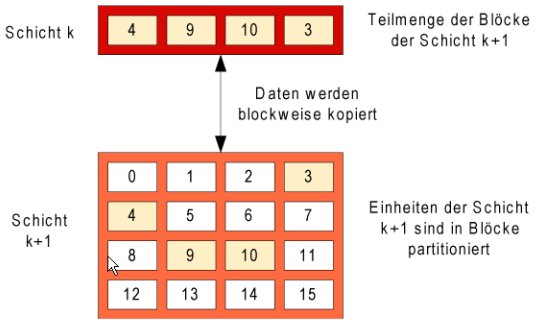
für jedes k agiert die schnellere, kleinere Einheit auf Schicht k als Cache für die größere, langsamere Einheit auf Schicht k+1

Warum funktionieren Speicherhierarchien

Programme tendieren dazu auf Daten der Schicht k häufiger zuzugreifen, als auf Daten der Schicht k+1.

deshalb okay, wenn Speicher auf Schicht k+1 langsamer und preiswerter ist.

kleinere, schnellere, teuere Einheiten auf Schicht k cachen Daten von größeren, langsameren, preiswerteren Einheiten der Schicht k + 1.



Programm braucht Objekt d in Block b

Cache-Treffer (hit): Programm findet b im Cache der Schicht k, z.B. in Block 10

Cache-Fehler (miss): b ist nicht auf Schicht k; Cache muss b von Schicht k+1 holen (z.B. Block 8).

wenn Schicht k Cache voll, muss ein Block entfernt werden, z.B. nach LRU.

Typen von Cache Problemen

Beispiele aus der Cache Hierarchie